

第6章 总线系统

6.1 总线的概念和结构形态

6.2 总线接口

6.3 总线的仲裁

6.4 总线的定时和数据传送模式

6.5 PCI总线和PCIe总线

- **总线**是构成计算机系统的**互连机构**，是多个系统功能部件之间进行数据传送的**公共通路**。

- 一个**单处理器**系统中的总线，大致分为三类：
 1. **内部总线**
 - **CPU内部**连接各寄存器及运算部件之间的总线
 2. **系统总线**
 - **CPU**同计算机系统的其他高速功能部件，如存储器、通道等互相连接的总线
 3. **I/O总线**
 - 中、低速**I/O**设备之间互相连接的总线

■ 采用标准总线的优点

- 简化系统设计
- 简化系统结构，提高系统可靠性
- 便于系统的扩充和更新

总线标准	数据线	总线时钟	带宽
ISA	16	8 MHz (独立)	16 MBps
EISA	32	8 MHz (独立)	33 MBps
VESA (VL-BUS)	32	32 MHz (CPU)	132 MBps
PCI	32	33 MHz (独立)	132 MBps
	64	66 MHz (独立)	528 MBps
AGP	32	66.7 MHz (独立)	266 MBps
		133 MHz (独立)	533 MBps
RS-232	串行通信 总线标准	数据终端设备 (计算机) 和数据通信设备 (调制解调器) 之间的标准接口	
USB	串行接口 总线标准	普通无屏蔽双绞线 带屏蔽双绞线 最高	1.5 Mbps (USB1.0) 12 Mbps (USB1.0) 480 Mbps (USB2.0)

■ 总线带宽

- 总线带宽是衡量总线性能的重要指标
- 定义为总线本身所能达到的最高传输速率(MB/s)

例题 P205

【例1】

- (1) 某总线在一个总线周期中并行传送4个字节的数据，假设一个总线周期等于一个总线时钟周期，总线时钟频率为33MHz，总线带宽是多少？
- (2) 如果一个总线周期中并行传送64位数据，总线时钟频率升为66MHz，总线带宽是多少？

[解]

- (1) 设总线带宽用 D_r 表示，总线时钟周期用 $T=1/f$ 表示，一个总线周期传送的数据量用 D 表示，根据定义可得

$$D_r = D/T = D \times 1/T = D \times f = 4B \times 33 \times 10^6/s = 132MB/s$$

- (2) 64位=8B,

$$D_r = D \times f = 8B \times 66 \times 10^6/s = 528MB/s$$

6.1.2 总线的连接方式

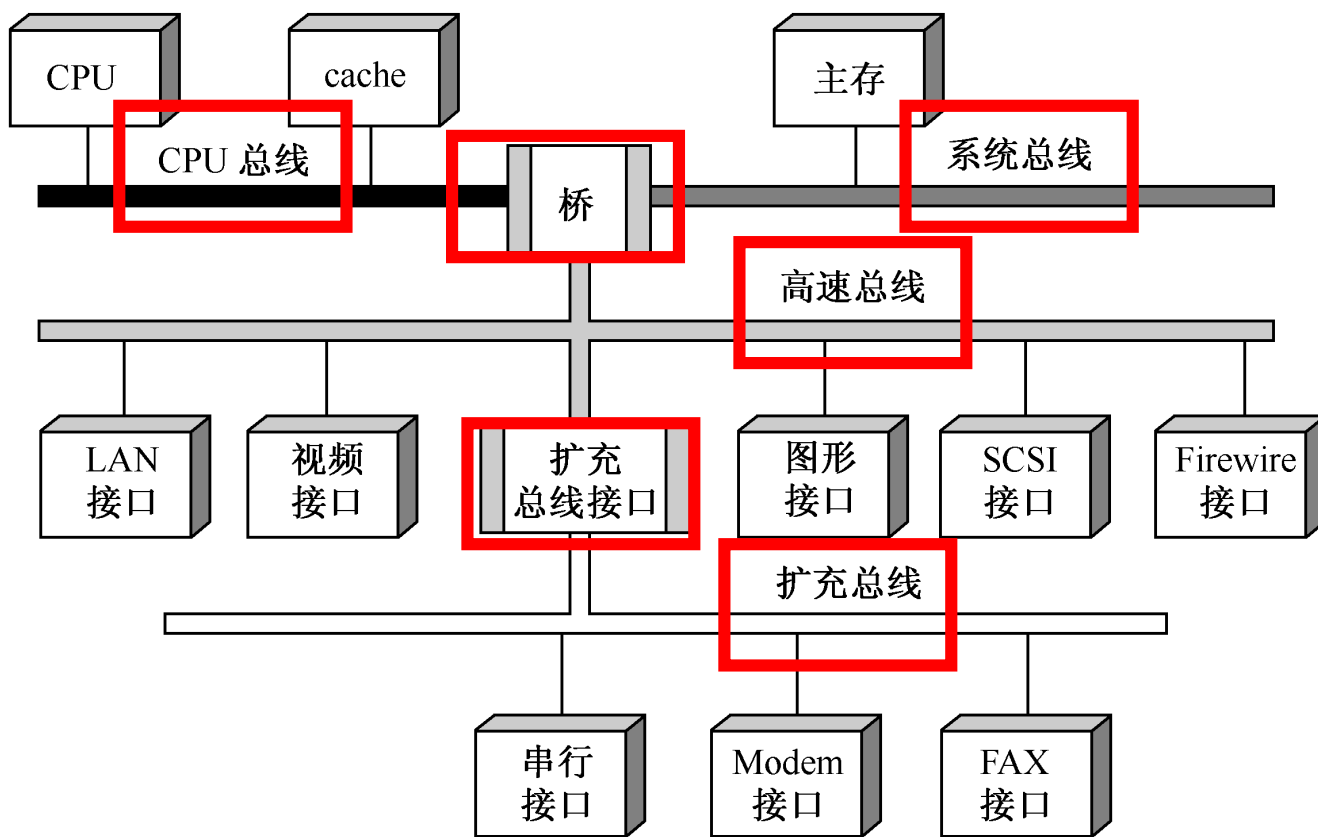
1. 单总线结构

2. 多总线结构

1. 单总线结构



2. 多总线结构



6.2 总线接口

6.2.1 信息的传送方式

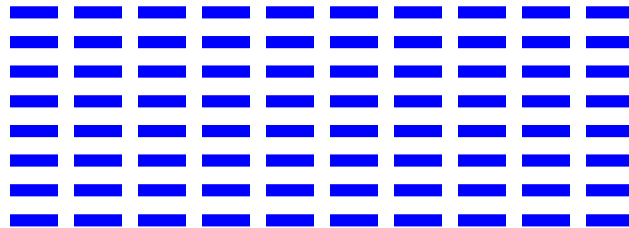
6.2.2 接口的基本概念

6.2.1 信息的传送方式

1. 串行传送



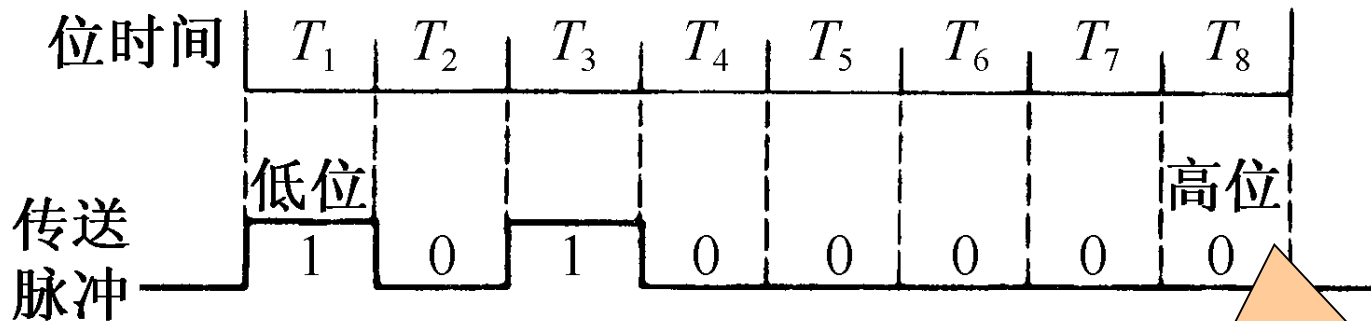
2. 并行传送



3. 分时传送

1. 串行传送

- 只有一条传输线，且采用脉冲传送



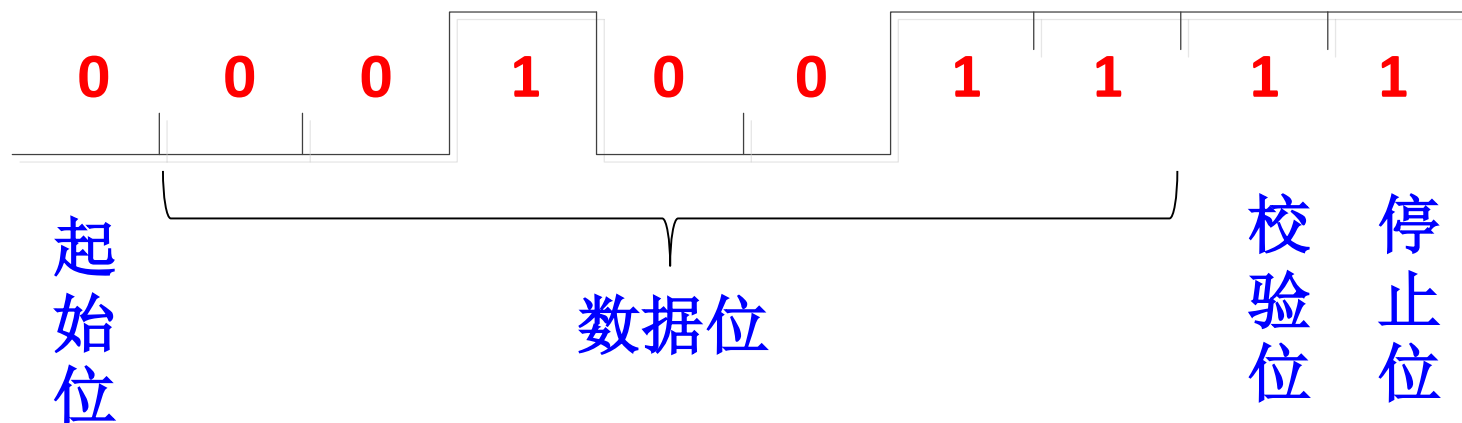
(a) 串行传送

数据的高位

[例题] 已知小写英文字母“a”的ASCII码值为61H，现字母“d”用串行方式进行传送，数据有7位，偶校验1位，起始位1位，停止位1位，请画出波形图。

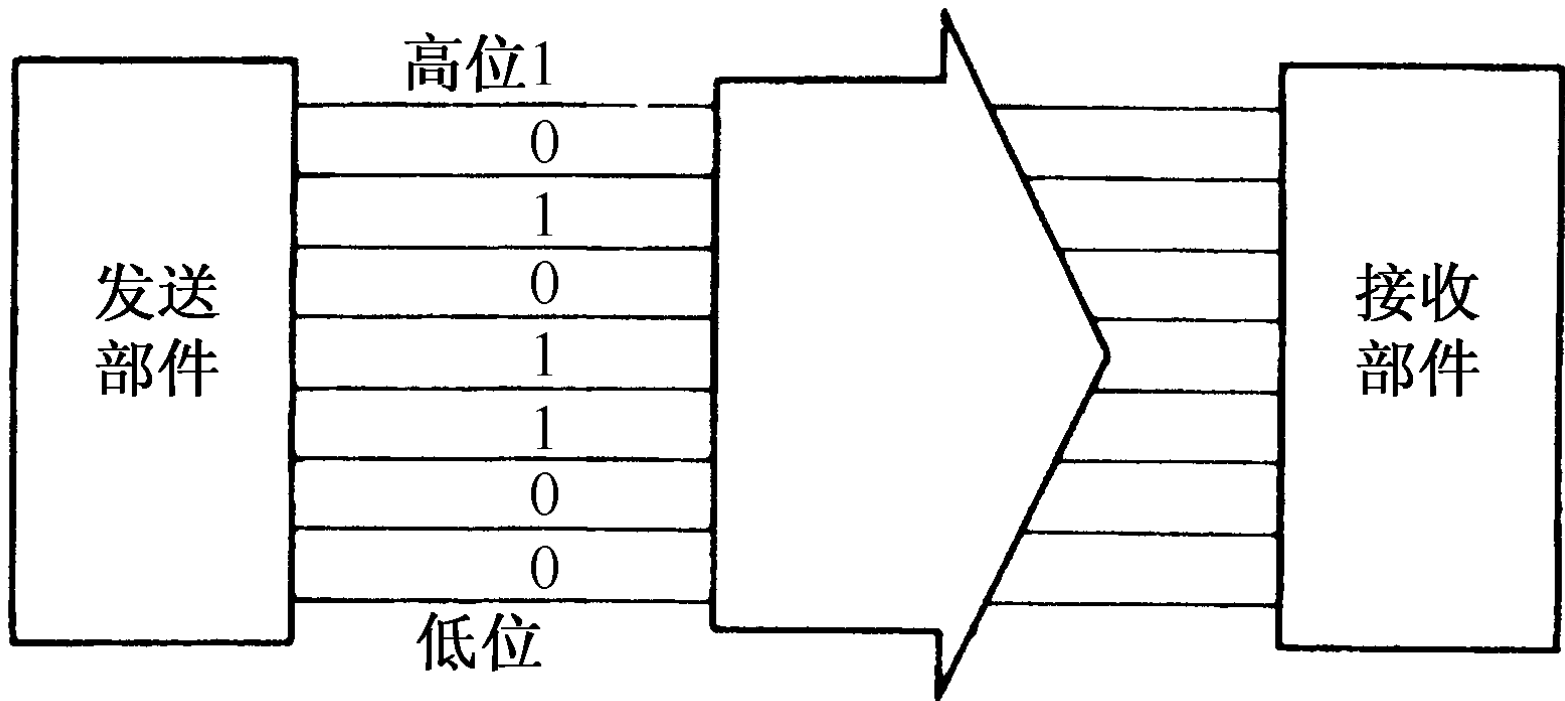
解：

“d”的ASCII码为64H，1100100B，偶校验位为1，波形图如下：



2. 并行传送

- 用并行方式传送二进制信息时，对每个数据位都需要单独一条传输线



(b) 并行传送

- 通常并行数据传送比串行数据传送快



- 若8位通道之间互相干扰，传输速度就受到限制，不一定并口快。当传输出错时，要同时重新传8位数据。
- 串口干扰小，即使出错，重发一位即可。所以硬盘数据线使用串口。

3. 分时传送

- 分时传送有两种概念

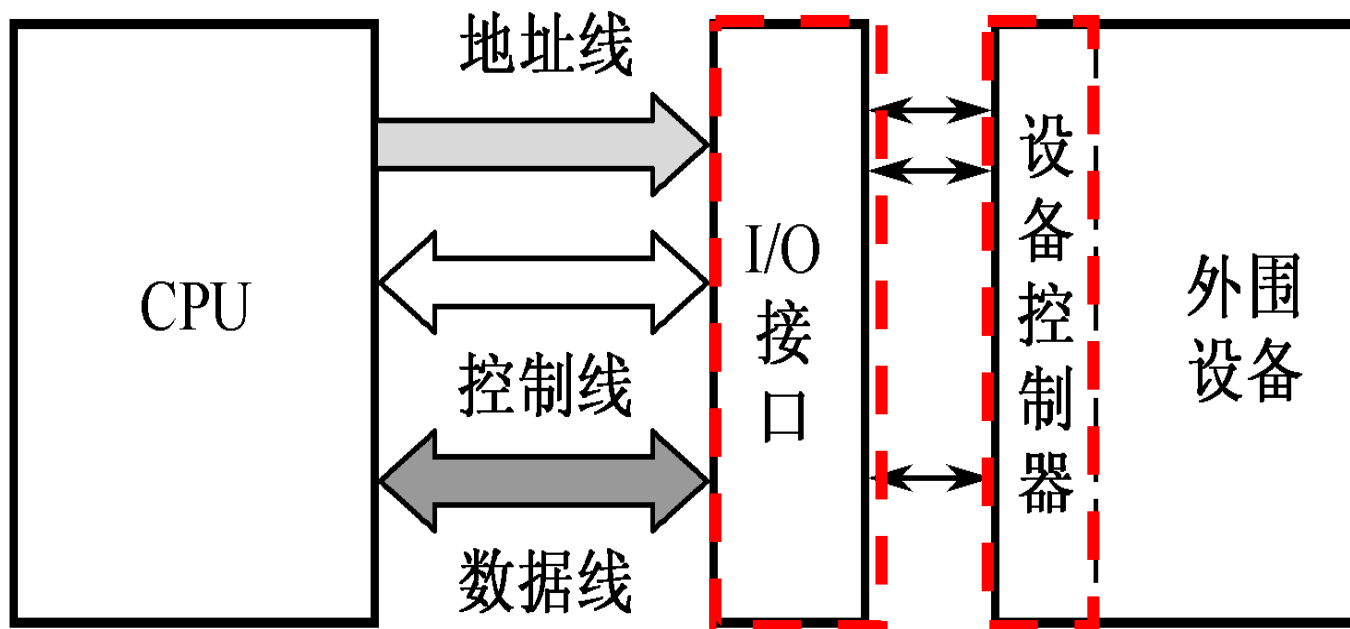
- 一是采用总线复用方式

- 某个传输线上既传送地址信息，又传送数据信息
- 为此必须划分时间片，以便在不同的时间间隔中完成传送地址和传送数据的任务

- 二是共享总线的部件分时使用总线

6.2.2 接口的基本概念

- 接口是**CPU**和主存、外设之间通过总线进行连接的逻辑部件。



【例题】

利用串行方式传送字符，每秒钟传送的比特(bit)位数常称为波特率。假设数据传送速率是120个字符/秒，每一个字符格式规定包含10个bit(起始位、停止位、8个数据位)，问传送的波特率是多少?每个bit占用的时间是多少?



[解]

波特率为： $10\text{位} \times 120\text{个字符/秒} = 1200\text{波特 (bps)}$

每个bit占用的时间 T_d 是波特率的倒数：

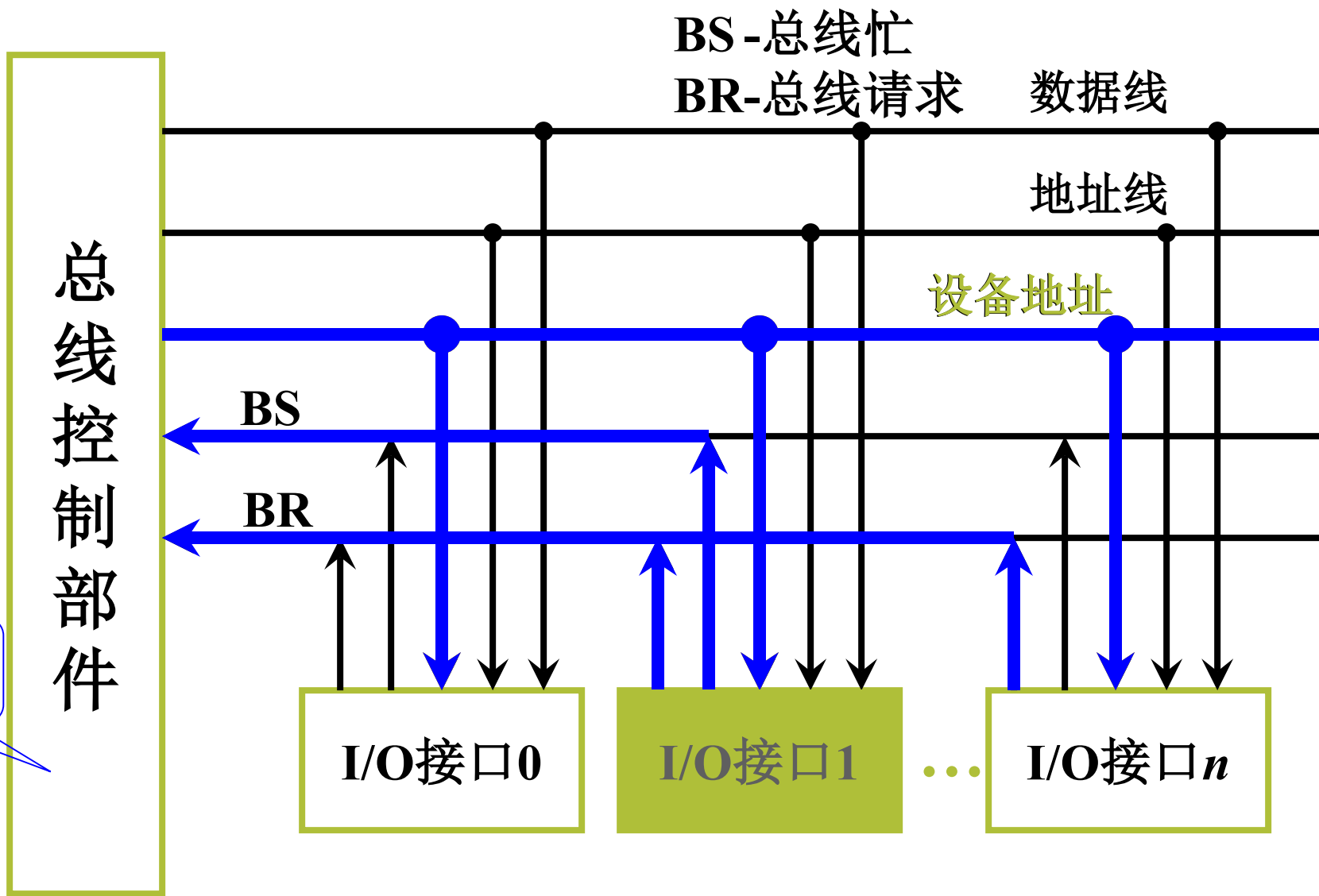
$$T_d = 1/1200 = 0.833 \times 0.001\text{s} = 0.833\text{ms}$$

6.3 总线仲裁

1. 基本概念

- 主设备(模块) 对总线有**控制权**
- 从设备(模块) **响应** 从主设备发来的总线命令
- 总线判优控制
 - 集中式
 - 链式查询
 - 计数器定时查询
 - 独立请求方式**
 - 分布式

3. 计数器定时查询方式



BS-总线忙

BR-总线请求

数据线

地址线

设备地址

总线控制部件

BS

BR

1

计数器

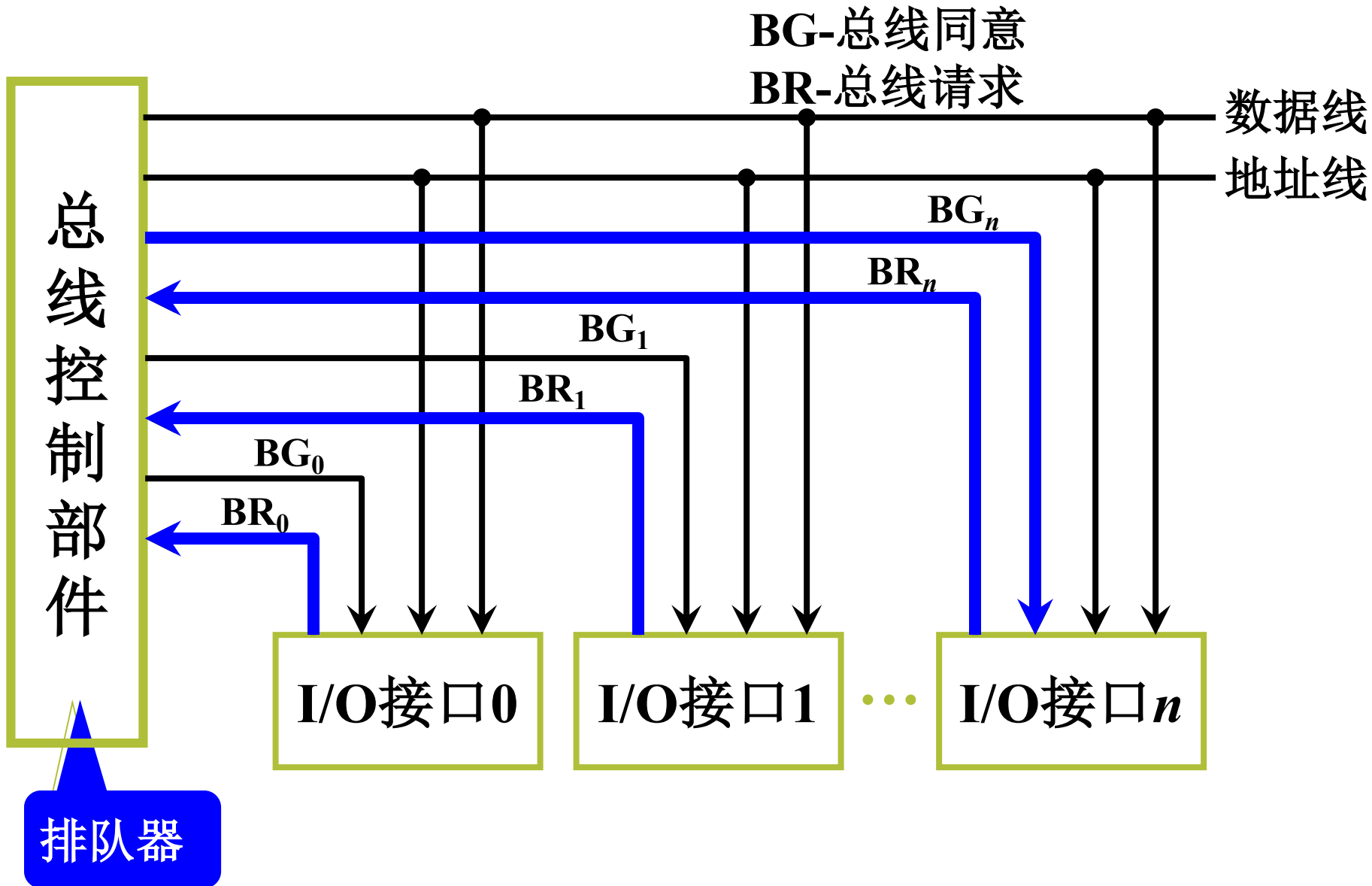
I/O接口0

I/O接口1

...

I/O接口n

4. 独立请求方式



6.4 总线的定时

1. 目的 解决通信双方 协调配合 问题

2. 总线传输周期

申请分配阶段 主模块申请，总线仲裁决定

寻址阶段 主模块向从模块 给出地址 和 命令

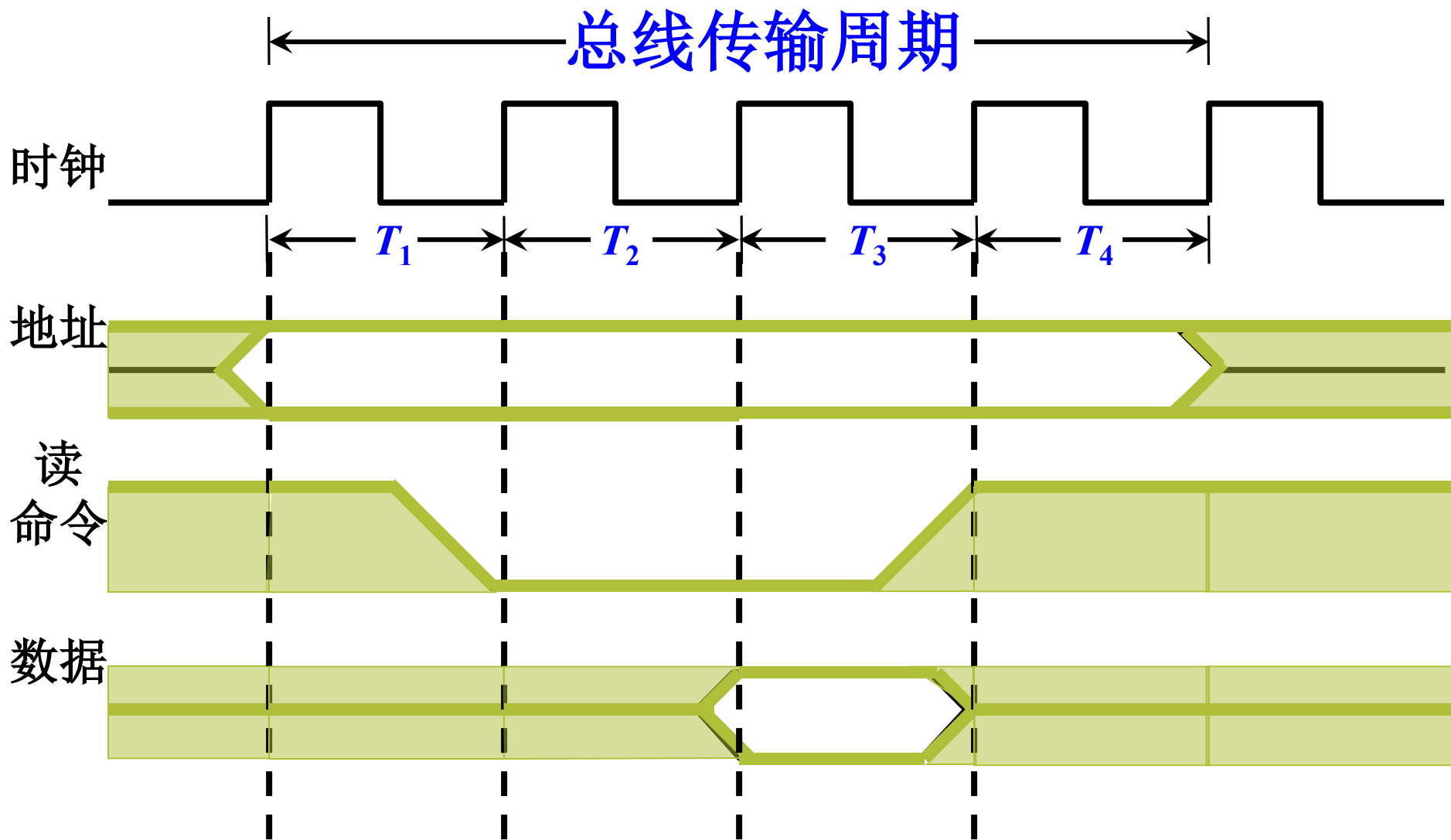
传数阶段 主模块和从模块 交换数据

结束阶段 主模块 撤销有关信息

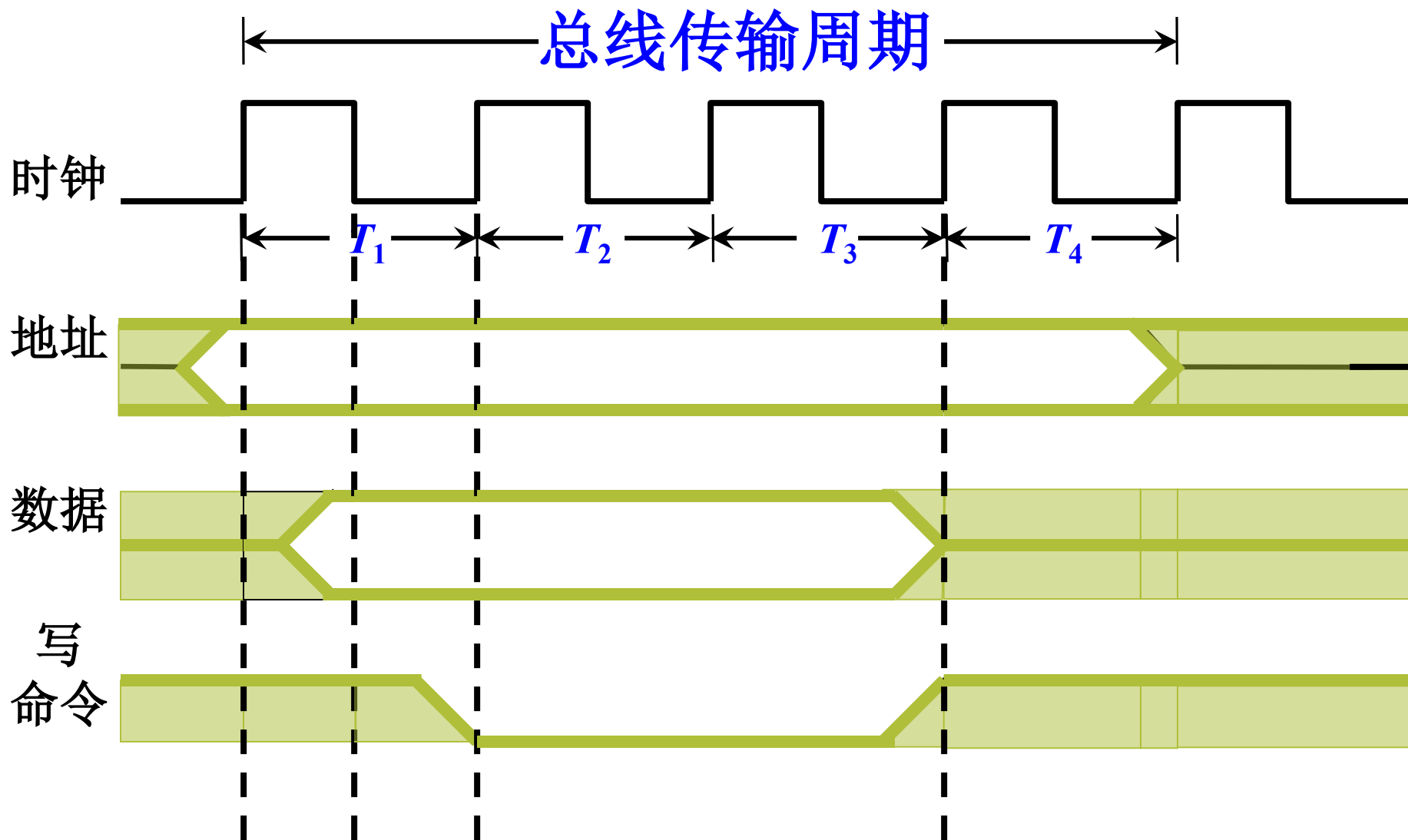
3. 总线通信的三种方式

- 同步通信 由 统一时钟 控制数据传送
- 异步通信 采用 应答方式，没有公共时钟标准
- 半同步通信 同步、异步结合

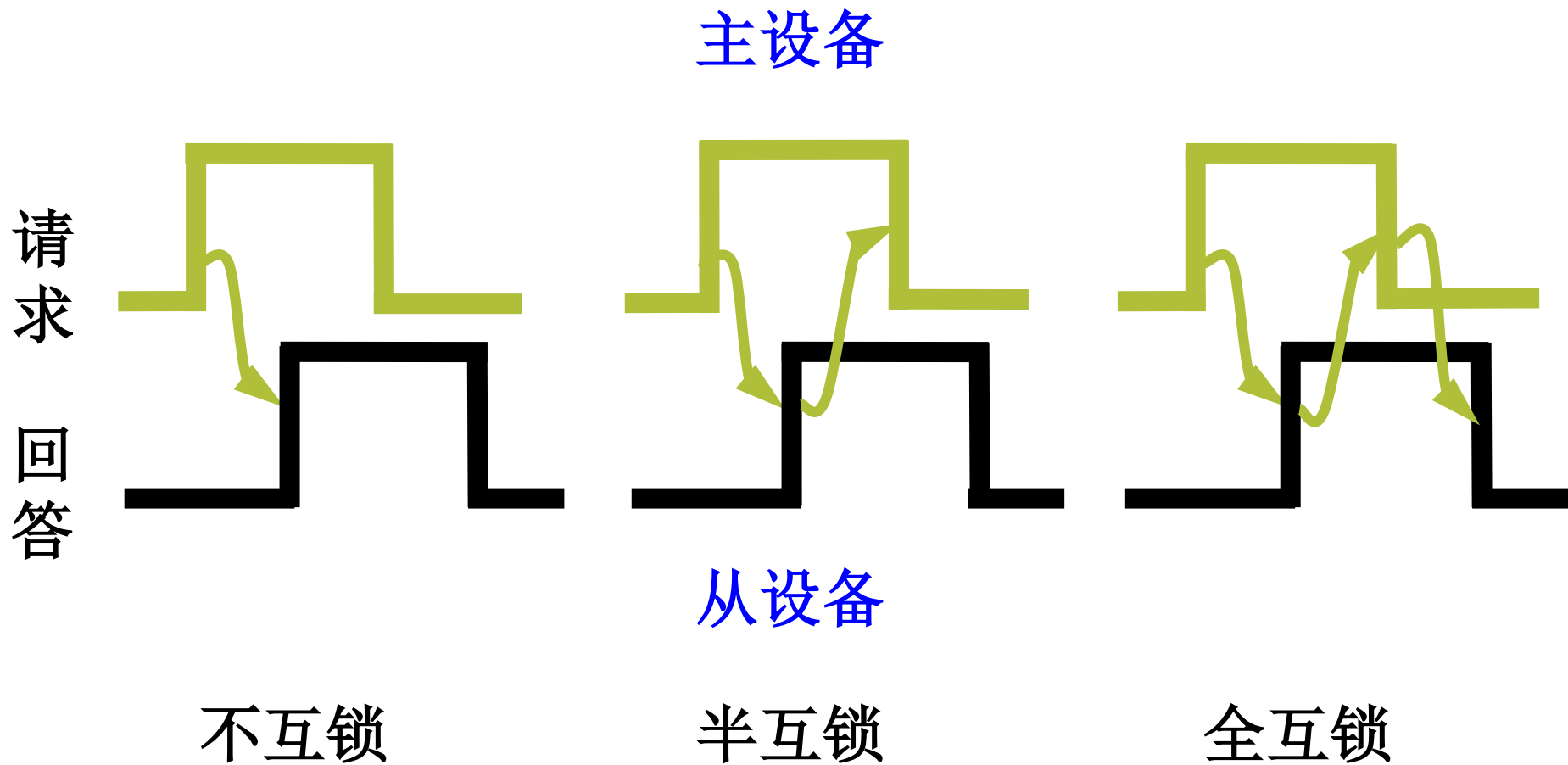
(1) 同步式数据输入



(2) 同步式数据输出



(3) 异步通信



例题 P216

【例6.3】分析总线仲裁时序图。

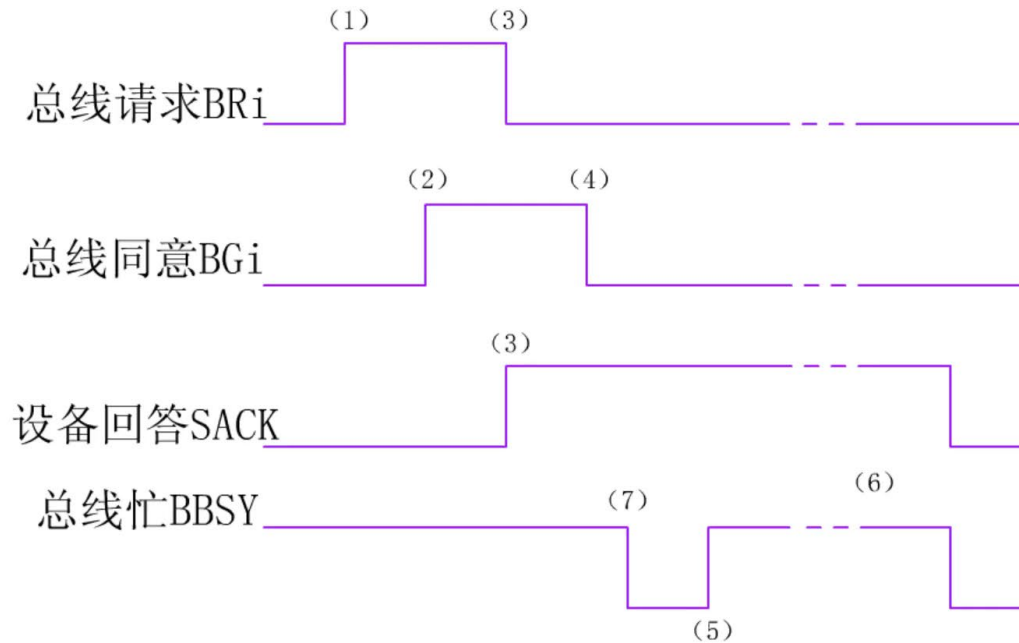
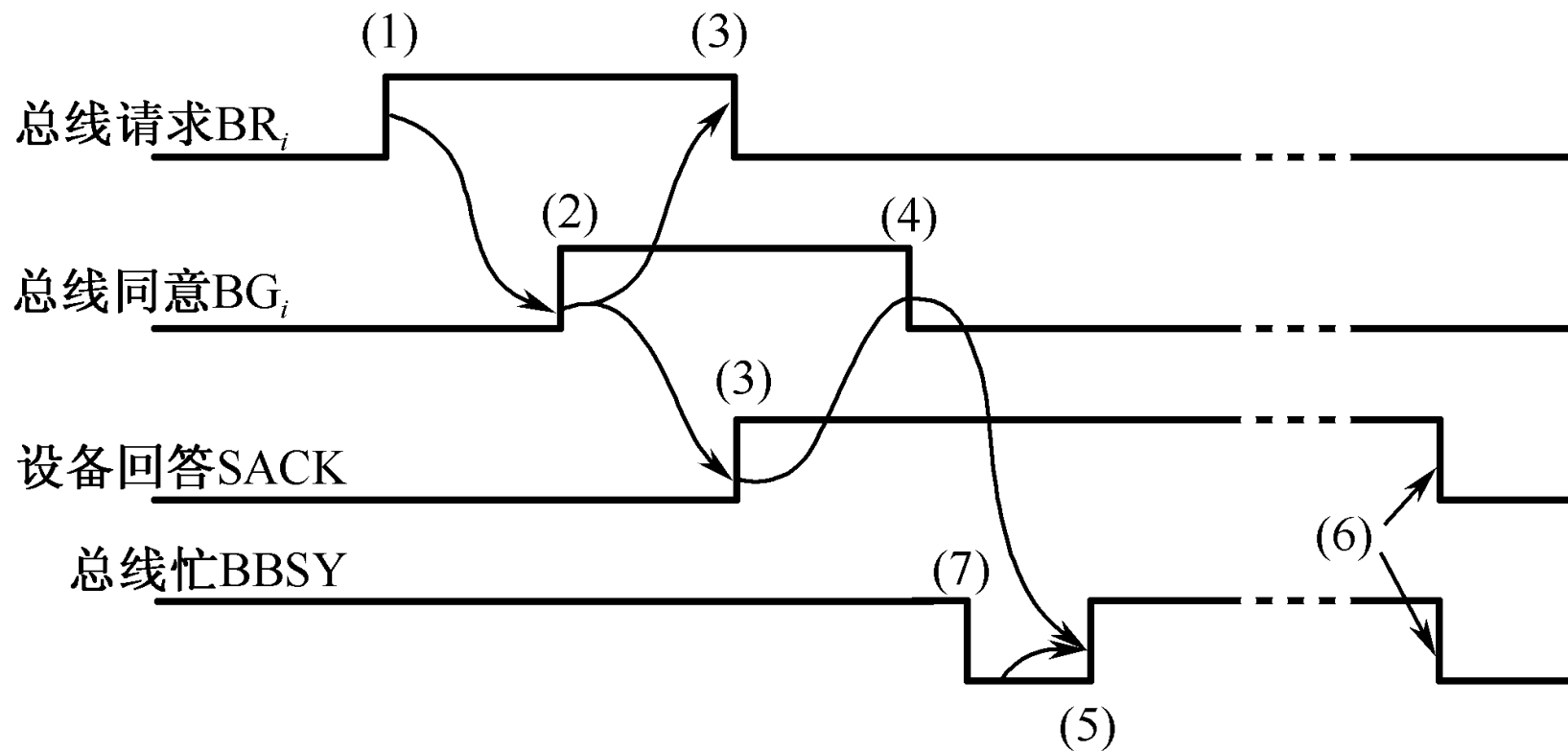


图6.11 总线仲裁时序图

■ 执行过程如图所示：



(4) 半同步通信（同步、异步 结合）

同步 发送方 用系统 时钟前沿 发信号

接收方 用系统 时钟后沿 判断、识别

异步 允许不同速度的模块和谐工作

增加一条 “等待” 响应信号 $\overline{\text{WAIT}}$

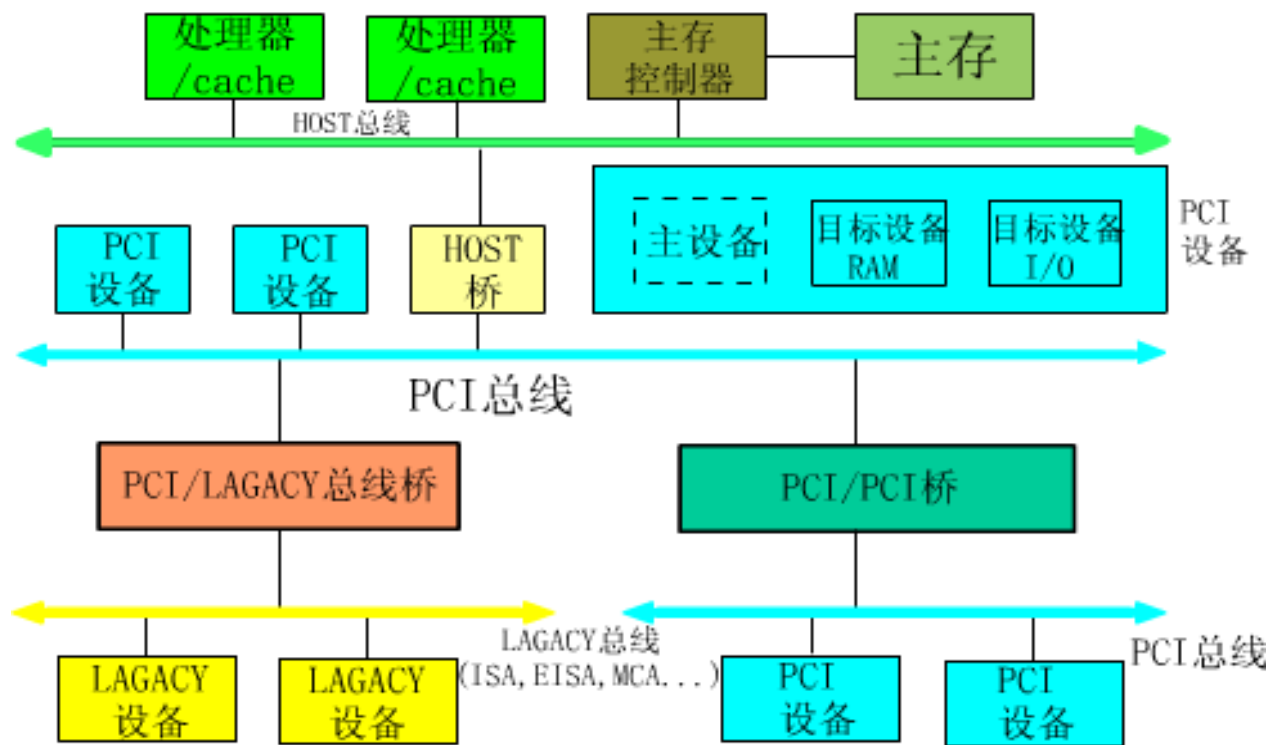
上述三种通信的共同点

一个总线传输周期（以输入数据为例）

- 主模块发地址、命令 占用总线
- 从模块准备数据 不占用总线 总线空闲
- 从模块向主模块发数据 占用总线

6.5 PCI总线和PCIe总线

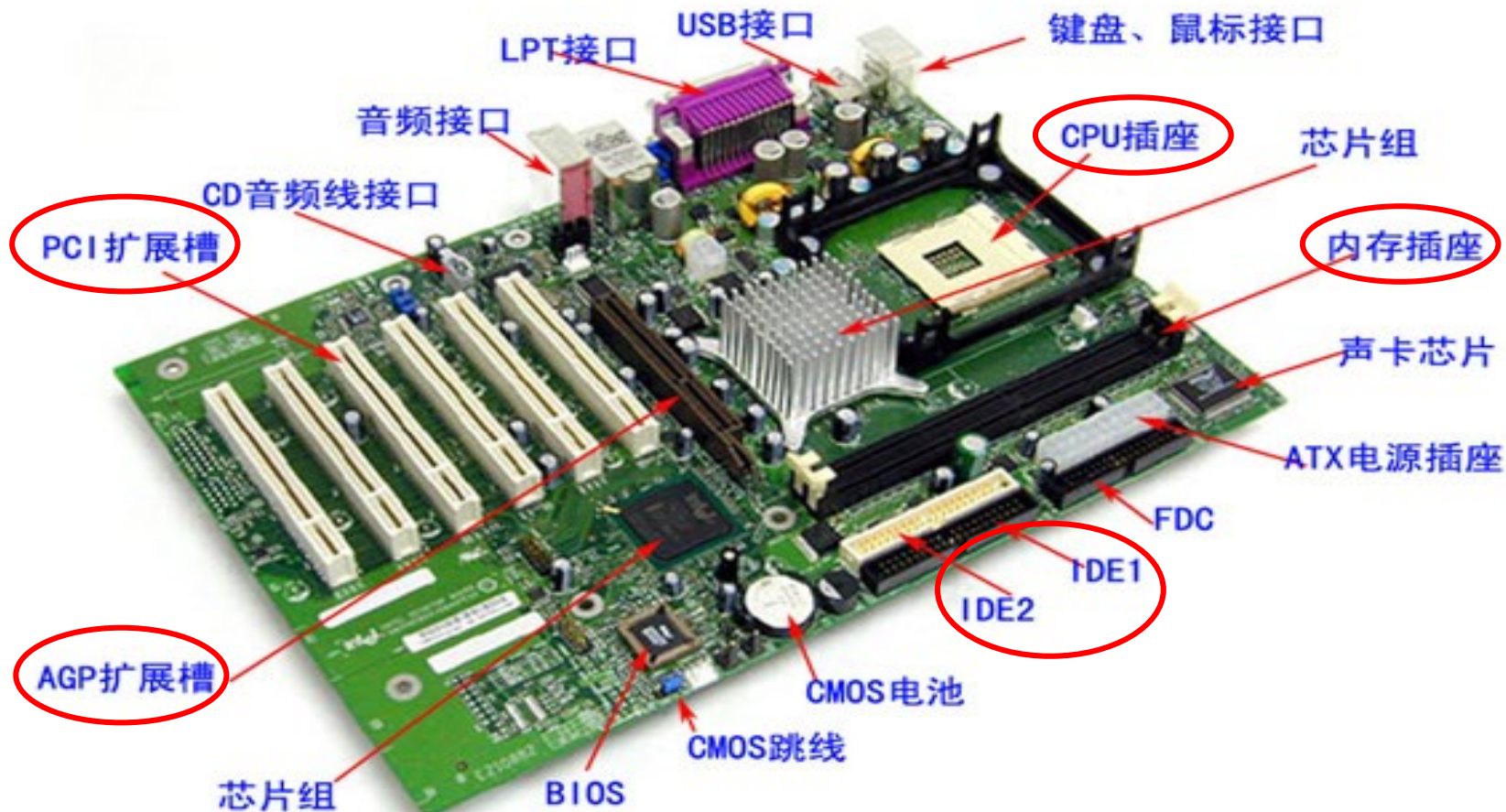
- **PCI**是一个与处理器无关的高速外围总线
 - 采用同步时序协议和集中式仲裁策略，并具有自动配置能力



■ 桥

- 在**PCI**总线体系结构中，桥起着重要的作用，它**连接两条总线**，使彼此间相互通信
- 桥又是一个**总线转换**部件，可以把一条总线的地址空间映射到另一条总线的地址空间上，从而使系统中任意一个总线主设备都能看到同样的一份地址表
- **PCI**总线的基本传输机制是猝发式传送，**利用桥可以实现总线间的猝发式传送**

主板





PCIe总线

- PCIe总线全称为PCI-Express，是基于PCI总线技术发展起来的总线标准。
- 对PCI总线有良好的继承性，在软件应用上兼容PCI总线。
- PCIe总线的主要改进有如下几点：
 - 1、高速差分传输
 - 2、串行传输
 - 3、全双工端到端连接
 - 4、基于多通道的数据传输方式
 - 5、基于数据包的传输



华硕京东自营旗舰店

累计评价
200+店铺关注
417.7万

自营 10年老店

联系客服

进店逛逛

商品详情

品牌	ROG	商品编号	100070496410
SSD固态硬盘接口	SATA接口, M.2接口(NVMe协议)	RGB	ARGB
PCI Express x8	0个	适用CPU接口	INTEL LGA1700
Wi-Fi连接	Wi-Fi 7	板型	ATX (标准型)
支持PCIe协议	支持PCIe5.0	INTEL芯片	Z790
AMD芯片	不支持	型号	ROG MAXIMUS Z790 FORMULA
平台类型	Intel平台	DDR代数	DDR5
内存容量	192GB	内存插槽数量	4个
内存频率	8000MHz; 7800MHz	最大网络速度	其他
板载Wi-Fi	支持	PCI Express x1	0个
PCI Express x8	0个	PCI Express x4	0个
PCI Express x16	2个	SATA接口数量	≤4
M.2接口数量	5个	电源接口	24+16

华硕 ROG系列

第6章作业 P229

9. 在集中式总线仲裁中, B 方式响应时间最快, A 方式对 C 最敏感。
A. 菊花链方式 B. 独立请求方式 C. 电路故障 D. 计数器定时查询方式
10. 采用串行接口进行 7 位 ASCII 码传送, 带有一位奇校验位、1 位起始位和 1 位停止位, 当波特率为 9600 波特时, 字符传送速率为 A。
A. 960 B. 873 C. 1371 D. 480
11. 系统总线中地址线的功能是 D。
A. 选择主存单元地址 B. 选择进行信息传输的设备
C. 选择外存地址 D. 指定主存和 I/O 设备接口电路的地址
12. 系统总线中控制线的功能是 A。
A. 提供主存、I/O 接口设备的控制信号和响应信号 B. 提供数据信息
C. 提供时序信号 D. 提供主存、I/O 接口设备的响应信号

第6章作业 P229-230 3, 19

3. 用异步通信方式传送字符“A”和“8”，数据有7位，偶校验1位，起始位1位，停止位1位，请分别画出波形图。

19. 某总线在一个总线周期中并行传送8字节的信息，假设一个总线周期等于一个总线时钟周期，总线时钟频率为70MHz，总线带宽是多少？

增加1小问：假设一个总线周期等于两个总线时钟周期，总线带宽是多少？